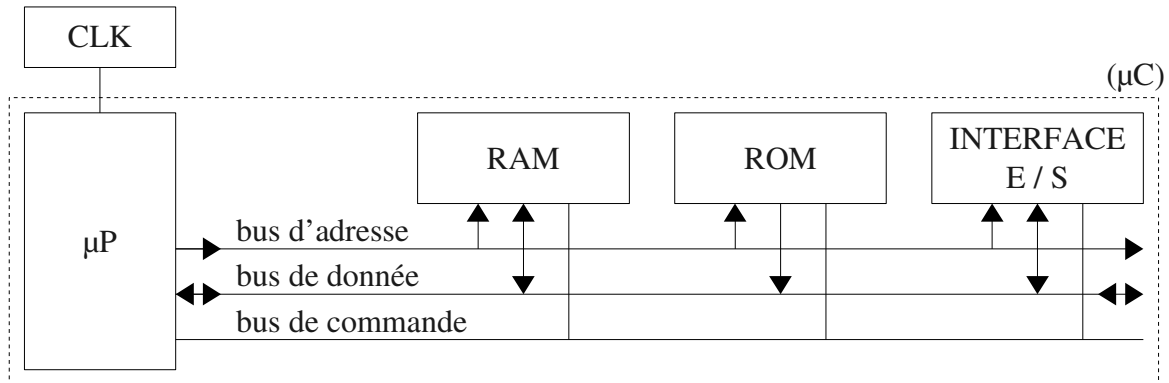


Environnement minimal d'un μP / μC :



CLK : horloge du système.

RAM : stockage des données et des résultats.

ROM : stockage du programme général, et éventuellement des données figées.

INTERFACE (il peut y en avoir plusieurs) : lien entre μP / μC et périphériques.

Trois groupes de conducteurs en parallèle ou bus :

- Bus de donnée [*data bus*]. Bidirectionnel.
Assure le transfert entre le microprocesseur et son environnement.
Son nombre de lignes est égal à la capacité de traitement du microprocesseur.
- Bus d'adresse [*address bus*]. Unidirectionnel.
Sélection des informations à traiter dans un espace-mémoire de 2^n emplacements (n = nombre de conducteurs du bus d'adresses).
- Bus de commande [*control bus*].
Quelques conducteurs qui assurent la synchronisation des éléments : erreurs, R/\bar{W} , *Watch Dog*, etc.

Adressage

Chaque case-mémoire a un contenu de 8 bits (si bus de données = 8 bits). On peut stocker ce que l'on veut à l'intérieur (= lettre de La Poste).

Chaque case-mémoire est adressée par le bus d'adresses (= adresse de la lettre).

...	...
\$A01A	12
\$A019	255
\$A018	0
\$A017	33
\$A016	43

adresse des cases (leur nom) ↗

↖ contenu des cases

Mais le microprocesseur ne comprend que le binaire. Lui, verra le tableau suivant :

				0 0 0 0	1 1 0 0
1 0 1 0	0 0 0 0	0 0 0 1	0 1 1 0		
<i>adresse (16 fils)</i>				<i>contenu (8 fils)</i>	

Exemple de *Memory map*

Remarque : les données sont mémorisées sur 8 bits.

<i>adresses</i>	<i>type de mémoire</i>	<i>taille</i>	<i>allocation</i>
\$FFFF \$8000	Flash		
\$ \$	–		
\$77FF \$3800	E ² PROM		
\$37FF \$0000	SRAM		

Taille = adresse max. – adresse min. + 1

Taille de l'espace adressable (en fonction du bus d'adresse) :

Taille de l'espace adressable (somme des différents blocs) :